

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-228066  
(43)Date of publication of application : 03.09.1996

(51)Int.CI. H05K 1/18

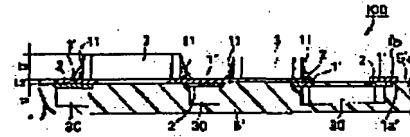
(21)Application number : 07-058082 (71)Applicant : KOKUSAI ELECTRIC CO LTD  
(22)Date of filing : 21.02.1995 (72)Inventor : ISHII AKINORI  
OTA HIDEO

**(54) ELECTRONIC-PART LOADING SUBSTRATE AND MANUFACTURE THEREOF**

**(57)Abstract:**

**PURPOSE:** To determine the thickness of an electronic-part loading substrate by the thickness of a thicker part in an electronic part or an insulating substrate by loading the electronic part on one main surface of the insulating substrate side of a wiring pattern and burying the electronic part up to at least specified height from one main surface in the insulating substrate.

**CONSTITUTION:** Chip parts 3, 30 are mounted on both surfaces of a wiring pattern 1'. The whole of the chip parts 30 is buried completely into a resin board 5'. Consequently, the thickness of an electronic-part mounting substrate 100 is represented by the sum of the thickness  $t_1$  of the resin board 5', the thickness  $t_2$  of the wiring pattern 1 and the thickness  $t_3$  of the chip parts 3. Accordingly, since the thickness of the chip parts 30 has no connection in the electronic-part mounting substrate 100, the thickness of an electronic-part loading substrate can be determined by the thickness of either thicker part in the thickness of an electronic part or an insulating substrate.



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-228066

(43) 公開日 平成8年(1996)9月3日

(51) Int.Cl.  
H 05 K 1/18

識別記号

府内整理番号

F I  
H 05 K 1/18

技術表示箇所  
S  
R

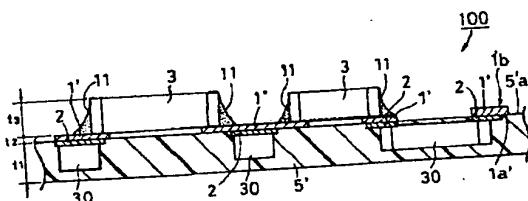
(21) 出願番号 特願平7-58082  
(22) 出願日 平成7年(1995)2月21日

(71) 出願人 000001122  
國際電気株式会社  
東京都中野区東中野三丁目14番20号  
(72) 発明者 石井 昭紀  
東京都中野区東中野三丁目14番20号 国際  
電気株式会社内  
(72) 発明者 太田 秀夫  
東京都羽村市神明台二丁目6番21号 国際  
電気テクノサービス株式会社内  
(74) 代理人 弁理士 宮本 治彦

(54) 【発明の名称】 電子部品搭載基板およびその製造方法

(57) 【要約】

【目的】薄型化された電子部品実装基板を提供する。  
【構成】電子部品実装基板100は、樹脂基板5' と、  
樹脂基板5' の表面5'a上に形成された配線パターン  
1' と、配線パターン1' の両表面に搭載されたチップ  
1' と、配線パターン1' の表面3、30とを備えている。配線パターン1' の表面  
3、30には導電塗料2によってチップ部品30が接続さ  
れています。チップ部品30は、その全体が樹脂基板5'  
内部に埋め込まれている。配線パターン1' の表面1'  
b上には半田11によってチップ部品3が搭載されてい  
る。



## 【特許請求の範囲】

【請求項1】絶縁基板と、前記絶縁基板上に設けられた配線パターンと、前記配線パターンに接続された電子部品とを有する電子部品搭載基板において、前記電子部品が前記配線パターンの前記絶縁基板側の一主面上に搭載され、前記絶縁基板が前記電子部品を前記一主面から少なくとも所定の高さにまで埋め込んでいることを特徴とする電子部品搭載基板。

【請求項2】導電性の平板の一主面上に導電塗料により電子部品を接続する工程と、前記電子部品を前記一主面から少なくとも所定の高さにまで埋め込む樹脂基板を前記平板の前記一主面上に形成する工程と、前記平板をバーニングして配線パターンを形成する工程とを有することを特徴とする電子部品搭載基板の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、電子部品搭載基板およびその製造方法に関し、特にチップ部品に代表される電子部品の搭載基板およびその製造方法に関する。

## 【0002】

【従来の技術】従来の電子部品実装基板においては、両面実装基板を例にとると、図10に示すように、表面8aおよび裏面8bにそれぞれ形成された配線パターン10、12とこれらの配線パターン10、12間を接続するスルーホール9とを備えたプリント配線基板8を用い、プリント配線基板8の表面8a上に半田印刷をし、チップコンデンサやチップ抵抗に代表されるチップ部品3を表面8a上にマウントし、リフロー炉により半田13を溶融してチップ部品3と配線パターン10とを接続し、プリント配線基板8の裏面8b上に半田印刷をし、チップ部品30を裏面8b上にマウントし、リフロー炉により半田15を溶融してチップ部品30と配線パターン12とを接続することにより電子部品実装基板100を製造していた。

【0003】また、片面実装基板においては、表面に配線パターンが形成されたプリント配線基板の表面上に半田印刷をし、チップ部品をその表面上にマウントし、リフロー炉により半田を溶融してチップ部品と配線パターンとを接続することにより電子部品実装基板を製造していた。

## 【0004】

【発明が解決しようとする課題】しかしながら、従来の実装基板においては、プリント配線基板の表面や裏面上にチップ部品を搭載していたから、プリント配線基板の厚みとチップ部品の高さの和以下には実装基板を薄型化することは困難であった。

【0005】また、チップ部品と配線パターンとを接続するには、プリント配線基板の表面や裏面に半田印刷をし、その後、リフロー炉により半田を溶融させる必要があった。特に、図10に示すような両面実装基板の場合

においては、プリント配線基板8の表面8aおよび裏面8bの両面に半田13および半田15をそれぞれ印刷する必要があり、しかも半田13と半田15とでは融点の異なる半田を使用する必要があり、半田印刷およびリフローの温度も表面8aと裏面8bとでは異ならせる必要があるので製造工程が煩雑であり、生産性の点で更なる改善が望まれていた。

【0006】従って、本発明の目的は、さらに薄型化された電子部品実装基板を提供することにある。

【0007】本発明の他の目的は、生産性に優れた電子部品実装基板の製造方法を提供することにある。

## 【0008】

【課題を解決するための手段および作用】本発明によれば、絶縁基板と、前記絶縁基板上に設けられた配線パターンと、前記配線パターンに接続された電子部品とを有する電子部品搭載基板において、前記電子部品が前記配線パターンの前記絶縁基板側の一主面上に搭載され、前記絶縁基板が前記電子部品を前記一主面から少なくとも所定の高さにまで埋め込んでいることを特徴とする電子部品搭載基板が提供される。

【0009】本発明の電子部品実装基板においては、電子部品が配線パターンに対して絶縁基板と同じ側に搭載されることになるから、電子部品搭載基板の厚みは、電子部品の厚みと絶縁基板の厚みのうちいずれか厚い方の厚みで決定されるようになる。従って、その厚みが電子部品の厚みと絶縁基板の厚みとの和により決定される従来の電子部品搭載基板と比較して、電子部品搭載基板の厚みを薄くできる。

【0010】絶縁基板が電子部品を完全に埋め込むようにしてよく、絶縁基板が電子部品の下部のみを埋め込み電子部品の上部を絶縁基板から露出させてよいとしてもよい。電子部品を完全に埋め込むと電子部品が絶縁基板によって機械的に保護され、電子部品の上部が露出していないので電子部品を搭載した絶縁基板の取扱いが容易となり、また、絶縁基板が厚くなる分、絶縁基板の剛性も高くなる。一方、電子部品の下部のみを埋め込み電子部品の上部を絶縁基板から露出させると、電子部品からの放熱が容易となる。

【0011】本発明における絶縁基板としては、好ましくは、エポキシ樹脂等の絶縁性の樹脂からなる樹脂基板が用いられる。

【0012】本発明においては、配線パターンの絶縁基板とは反対側の主面にもさらに電子部品を搭載して、両面実装型の電子部品搭載基板を実現できる。この場合においても、電子部品搭載基板全体の厚みは、プリント配線基板の両面上に電子部品を搭載していた従来の電子部品搭載基板と比較して薄くなる。そして、プリント配線基板の両面上に電子部品を搭載していた従来の電子部品搭載基板では、プリント配線基板の両面の配線パターンを接続するためのスルーホールが必要となるが、本発明

においては、同じ配線パターンの両面に電子部品を搭載することになるのでスルーホールの形成も不要となる。

【0013】なお、配線パターンの絶縁基板側の一主面上に搭載されている電子部品は、好ましくは、導電塗料によって配線パターンと接続され、配線パターンの絶縁基板側とは反対側の主面上に搭載されている電子部品は、好ましくは、半田によって配線パターン上に搭載される。

【0014】また、本発明によれば、導電性の平板の一主面上に導電塗料により電子部品を接続する工程と、前記電子部品を前記一主面から少なくとも所定の高さにまで埋め込む樹脂基板を前記平板の前記一主面上に形成する工程と、前記平板をバーニングして配線パターンを形成する工程とを有することを特徴とする電子部品搭載基板の製造方法が提供される。

【0015】本発明においては、導電性の平板の一主面上に導電塗料により電子部品を接続し、電子部品を少なくとも所定の高さにまで埋め込む樹脂基板を導電性の平板の一主面上に形成しているから、従来のような半田印刷および半田のリフローにより電子部品を搭載する工程が不要となる。また、このようにして形成された電子部品搭載基板の厚みは、電子部品の厚みと樹脂基板の厚みのうちいずれか厚い方の厚みで決定されるようになり、その結果、厚みが電子部品の厚みとプリント配線基板の厚みとの和により決定される従来の電子部品搭載基板と比較して、電子部品搭載基板の厚みを薄くできる。

【0016】本発明において用いられる導電塗料としては、好ましくは、銀粉、銅粉等が含まれる導電塗料が用いられる。

【0017】また、本発明において用いられる樹脂基板用の樹脂としては、好ましくは、エポキシ樹脂等が用いられる。

【0018】さらに、また、本発明において用いられる導電性の平板としては、銅板、銅箔が好ましく用いられる。

【0019】本発明においては、平板をバーニングして形成された配線パターンの樹脂基板とは反対側の主面上に電子部品をさらに搭載してもよい。このようにすれば、両面実装型の電子部品搭載基板を実現できる。この場合においても、電子部品搭載基板全体の厚みは、プリント配線基板の両面上に電子部品を搭載していた従来の電子部品搭載基板と比較して薄くなる。配線パターンの樹脂基板とは反対側の主面上に電子部品をさらに搭載する場合には、好ましくは、半田印刷をした後に電子部品をマウントし、その後、リフロー炉により半田を溶融することによって電子部品と配線パターンとを接続する。本発明においては、配線パターンの樹脂基板側の主面上には電子部品が導電塗料によって接続されているから、この半田付けの際には従来のプリント配線基板の場合のように融点の異なる2種類の半田を使用する必要もなく

10

20

30

30

40

50

なる。

【0020】さらに、プリント配線基板の両面上に電子部品を搭載する従来の方法では、プリント配線基板の両面の配線パターンを接続するためのスルーホールを形成することが必要となるが、本発明においては、同じ配線パターンの両主面上に電子部品を搭載することになるのでスルーホールの形成も不要となる。

【0021】なお、平板をバーニングして形成された配線パターンの樹脂基板とは反対側の主面上に電子部品をさらに搭載しない場合には、この配線パターンの反対側の主面を絶縁膜等で覆っておくこともできる。特に、平板をバーニングする際にマスクとして使用したレジストパターンを剥離せずにあれば、レジストパターンの剥離工程が省略できるだけでなく、配線パターンをレジストによって保護できる。

【0022】

【実施例】次に、本発明の実施例を図面を参照して説明する。

【0023】図1は、本発明の電子部品実装基板の一実施例を示す断面図である。本実施例の電子部品実装基板100は、両面実装型の実装基板であり、エポキシ樹脂からなる樹脂基板5' と、樹脂基板5' の表面5a' 上に形成された銅板または銅箔からなる配線パターン1' と、配線パターン1' の両面にそれぞれ搭載されたチップ部品3、30を備えている。配線パターン1' の表面1'aが樹脂基板5' の表面5a' に接触している。配線パターン1' の表面1'aには銀粉、銅粉が含まれる導電塗料2によってチップ部品30が接続されている。チップ部品30は、その全体が樹脂基板5' の内部に埋め込まれている。配線パターン1' の表面1'b上には半田11によってチップ部品3が搭載されている。

【0024】本実施例の電子部品実装基板100においては、配線パターン1' の両面にチップ部品3、30を実装しており、実装密度は図10に示した従来のプリント配線基板を使用した両面実装基板と同等である。また、チップ部品30の全体が樹脂基板5' 内に完全に埋め込まれているから、本実施例の電子部品実装基板100の厚みは、樹脂基板5' の厚みt<sub>1</sub>と配線パターン1' の厚みt<sub>2</sub>とチップ部品3の厚みt<sub>3</sub>との和となる。従って、本実施例の電子部品実装基板100においては、チップ部品30の厚みは関係しなくなるので、その分電子部品実装基板100の厚みも薄くなる。また、このようにチップ部品30が樹脂基板5' 内に完全に埋め込まれていると、チップ部品30が樹脂基板5' によって機械的に保護されるだけでなく、チップ部品30の上部が露出していないので、チップ部品30を搭載した樹脂基板5' の取扱いも容易となる。さらに、チップ部品30を完全に埋め込むまで樹脂基板5' を厚く形成しているので樹脂基板5' の剛性も高くなる。

【0025】次に、本実施例の電子部品実装基板100

5  
の製造方法を図1乃至図8を参照して説明する。

【0026】まず、図2に示すように、銅板または銅箔1を準備し、銅板または銅箔1の表面1aに銀粉、銅粉が含まれる導電塗料2を選択的に印刷して部品マウント部を作成する。次に、図3に示すように、チップ部品30を導電塗料2上に搭載し、オープン等で加熱することにより導電塗料2を硬化させて、チップ部品30を銅板または銅箔1の表面1aに接続する。

【0027】次に、図4に示すように、チップ部品30を搭載した銅板または銅箔1を樹脂形成用型4内に収容する。その後、図5に示すように、樹脂形成用型4内にエポキシからなる絶縁性の樹脂5を注入し、加熱し硬化させる。

【0028】次に、図6に示すように、樹脂5が硬化して形成された樹脂基板5'を型4から取り出し、反転させて、銅板または銅箔1の表面1b上にレジスト6を塗布し、加熱して硬化させる。その後、図7に示すように、所定のマスクを用いて露光を行った後、現像を行うことにより、配線パターン部やリード端子（以下、配線パターン部およびリード端子を総称して配線パターンという）以外の領域のレジストを選択的に除去してレジストパターン6'を形成する。

【0029】次に、レジストパターン6'をマスクとして銅板または銅箔1を選択的にエッチングすることにより銅板または銅箔1のバーニングを行った後、レジストパターン6'を剥離して、図8に示すように、配線パターン1'を樹脂基板5'の表面5'a上に形成する。

【0030】次に、図1に示すように、配線パターン1'の表面1b'上に半田印刷をし、チップ部品3をマウントし、リフロー炉により半田11を溶融してチップ部品3を配線パターン1'の表面1b'上に搭載して、電子部品搭載基板100を製造する。

【0031】本実施例においては、チップ部品30を配線パターン1'に接続するのに導電塗料2を用いているから、従来のような、半田印刷および半田リフローによってチップ部品30を搭載する工程が不要となる。

【0032】また、チップ部品3を配線パターン1'の表面1'b'上に搭載する場合には半田を用いるが、本実施例においては、チップ部品30は導電塗料によって配線パターン1'に接続されているから、従来のプリント配線基板の場合のように、融点の異なる2種類の半田を用いる必要もなくなる。

【0033】さらに、本実施例においては、同一の配線パターン1'の両側の表面1'a、1'bにチップ部品30、3がそれぞれ搭載されることになるから、従来のプリント配線基板の場合のように、スルーホールを設ける必要もなくなる。

【0034】以上、本発明の一実施例を説明したが、本発明は上記実施例に限られるものではなく、例えば、図9に示すように、樹脂基板5'の厚みをチップ部品30

10

20

30

40

50

よりも薄くして、チップ部品30を配線パターン1'の表面1'aから所定の高さまで埋め込むようにしてよい。この場合においては、電子部品実装基板100の厚みは、チップ部品30の厚みt<sub>1</sub>と配線パターン1'の厚みt<sub>2</sub>とチップ部品3の厚みt<sub>3</sub>との和となる。従って、樹脂基板5'の厚みは関係しなくなるので、その分電子部品実装基板100の厚みも薄くなる。なお、このようにチップ部品30の上部を露出させれば、チップ部品30からの放熱が容易となる。このような樹脂基板5'は、図5に示す工程において、樹脂5を破線のところまで注入することによって形成できる。

【0035】また、以上の実施例においては、チップ部品3、30を例にとって説明したが、本発明の電子部品搭載基板に実装される電子部品は必ずしもチップ部品に限られる必要はなく、例えば、パッケージングされた部品や樹脂モールド部品、ペアチップ等も実装することができる。

【0036】なお、上記においては、配線パターン1'の両面にチップ部品3、30を実装した両面実装型の実装基板について説明したが、本発明は配線パターン1'の片面1'aにチップ部品30を実装した片面実装型の実装基板にも適用することができる。この場合においては、実装基板の厚みは樹脂基板5'の厚みおよびチップ部品30の厚みのうちいすれか厚い方の厚みで決定されるので、電子部品実装基板の厚みは薄くなる。このような片面実装型の電子部品実装基板を製造するには、図2乃至図6に示すようにして電子部品30を樹脂基板5'に埋め込んだ後、図7、図8に示すように、レジストパターン6'をマスクとして銅板または銅箔1を選択的にエッチングすることにより銅板または銅箔1のバーニングを行って、配線パターン1'を樹脂基板5'の表面5'a上に形成すればよい。この場合には、配線パターン1'の表面1'b上には電子部品は搭載されないから、レジストパターン6'は、必ずしも剥離する必要はない。このように、レジストパターン6'を剥離しないでおくと、剥離工程が省略できるだけでなく、配線パターン1'をレジストによって保護することができる。

【0037】

【発明の効果】本発明においては、電子部品が配線パターンに対して絶縁基板と同じ側に搭載されることになるから、実装密度を保ったまま、電子部品搭載基板の厚みを薄くできる。

【0038】また、本発明においては、配線パターンの絶縁基板とは反対側の正面にさらに電子部品を搭載することができるから、両面実装型の電子部品搭載基板の厚みも薄くできる。そして、この場合には、配線パターンの両表面に電子部品を搭載するから絶縁基板にスルーホールを形成する必要もなくなり生産性が向上する。

【0039】さらに、本発明においては、導電性の平板の一主面上に導電塗料により電子部品を接続し、電子部

品を少なくとも所定の高さにまで埋め込む樹脂基板を導電性の平板の一主面上に形成しているから、従来のような半田印刷および半田のリフローにより電子部品を一主面上に搭載する工程が不要となり、生産性、経済性が向上する。また、平板をバターニングして形成された配線パターンの樹脂基板とは反対側の主面上にも電子部品を半田によりさらに搭載して、両面実装型の電子部品搭載基板を実現できるが、この半田付けの場合には融点の異なる半田を使用する必要もなくなり、生産性、経済性が向上する。

## 【図面の簡単な説明】

【図1】本発明の一実施例の電子部品実装基板を示す断面図である。

【図2】本発明の実施例の電子部品実装基板の製造方法を説明するための断面図である。

【図3】本発明の実施例の電子部品実装基板の製造方法を説明するための断面図である。

【図4】本発明の実施例の電子部品実装基板の製造方法を説明するための断面図である。

【図5】本発明の実施例の電子部品実装基板の製造方法を説明するための断面図である。

【図6】本発明の実施例の電子部品実装基板の製造方法を説明するための断面図である。

【図7】本発明の実施例の電子部品実装基板の製造方法\*

\*を説明するための断面図である。

【図8】本発明の実施例の電子部品実装基板の製造方法を説明するための断面図である。

【図9】本発明の他の実施例の電子部品実装基板を示す断面図である。

【図10】従来の電子部品実装基板およびその製造方法を説明するための断面図である。

## 【符号の説明】

1…銅板または銅箔

1a、1b、1'a、1'b…銅板、または、銅箔表面

1'…配線パターン

2…導電塗料

3、30…チップ部品

4…樹脂形成用型

5…樹脂

5'…樹脂基板

5'a…樹脂基板表面

6…レジスト

6'…レジストパターン

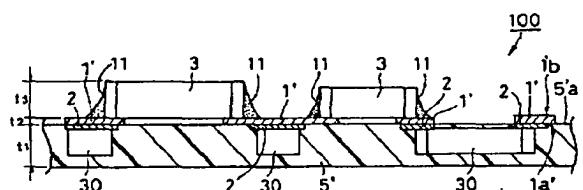
8…プリント配線基板

10、12…配線パターン

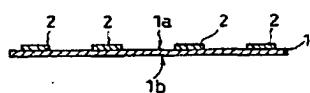
11、13、15…半田

100…電子部品搭載基板

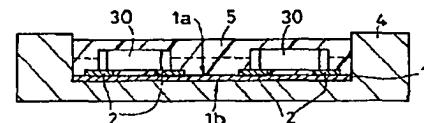
【図1】



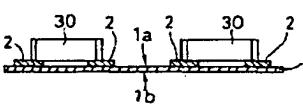
【図2】



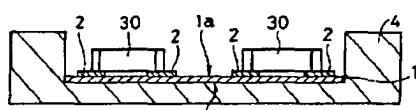
【図5】



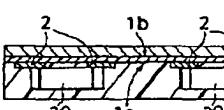
【図3】



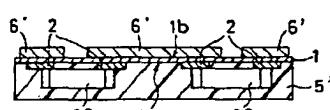
【図4】



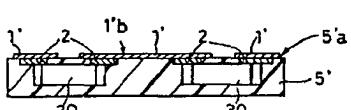
【図6】



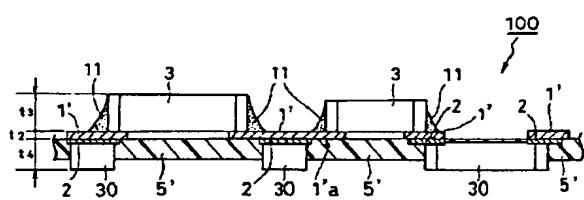
【図7】



【図8】



【図9】



【図10】

